

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001185636 A

(43) Date of publication of application: 06.07.01

(51) Int. Cl

H01L 23/02

H01L 23/12

H01L 31/02

(21) Application number: 11370308

(71) Applicant: KYOCERA CORP

(22) Date of filing: 27.12.99

(72) Inventor: KATO HIDETAKA

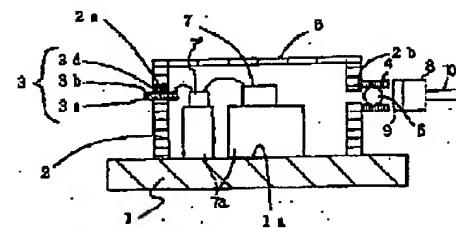
(54) PACKAGE FOR SEMICONDUCTOR ELEMENT

between the two differential lines, and the interval W between the line conductor 3b and the ground conductor layer 3c.

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce the size of a semiconductor package and to communicate a high frequency signal smoothly and accurately at high speed between a semiconductor element and an external electric circuit while reducing transmission loss.

SOLUTION: An I/O terminal 3 comprises a plate part 3a of a substantially rectangular dielectric plate having a dielectric constant of less than 9 provided, on the upper surface thereof, with a line conductor 3b formed from one side to the opposite side and a ground conductor layer 3c formed on the opposite sides thereof, and a rising wall part 3d bonded to the upper surface of the plate part 3a while sandwiching the line conductor 3b and the ground conductor layer 3c. The line conductor 3b comprises two differential lines formed as a set of input lines and/or output lines wherein relations $0.05 \text{ mm} \leq G \leq t$ and $t/2 \leq W \leq 3t$ are satisfied among the thickness t of the plate part 3a, the gap G



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-185636

(P2001-185636A)

(43)公開日 平成13年7月6日(2001.7.6)

(51)Int.Cl.
H01L 23/02

識別記号

F I
H01L 23/02

テマコード(参考)
F 5F088
H

23/12 301
31/02

23/12 301L
31/02 B

審査請求 有 請求項の数1 OL (全 7 頁)

(21)出願番号 特願平11-370308

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(22)出願日 平成11年12月27日(1999.12.27)

(72)発明者 加藤 秀崇

滋賀県蒲生郡蒲生町川合10番地の1 京セラ株式会社滋賀工場内

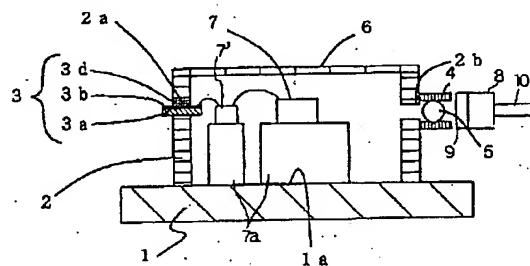
Fターム(参考) 5F088 BA02 BB01 JA03 JA10 JA12
JA14

(54)【発明の名称】 半導体素子収納用パッケージ

(57)【要約】

【課題】半導体パッケージを小型化し、半導体素子と外部電気回路との高周波信号の入出力を伝送損失を小さくして、高速、正確かつ円滑に行うことができるようすること。

【解決手段】入出力端子3は、比誘電率が9未満の略長方形状の誘電体板から成り、上面にその1辺から対向する他辺にかけて形成された線路導体3 bとその両側に形成された接地導体層3 cとを有する平板部3 aと、平板部3 aの上面に線路導体3 bおよび接地導体層3 cを間に挟んで接合された立壁部3 dとから構成され、線路導体3 bは、1組の入力線路および/または出力線路として2本が形成された差動線路とされているとともに、平板部3 aの厚さをt、2本の差動線路の間隔をG、線路導体3 bと接地導体層3 cとの間隔をWとした場合、 $0.05 \text{ mm} \leq G \leq t$ かつ $t/2 \leq W \leq 3t$ である。



【特許請求の範囲】

【請求項1】上面に半導体素子が載置される載置部を有する基体と、該基体上面に前記載置部を囲繞するように取着された枠体と、該枠体を貫通してまたは切り欠いて形成された入出力端子の取付部と、該取付部に嵌着された入出力端子とを具備する半導体素子収納用パッケージにおいて、前記入出力端子は、比誘電率が9未満の略長方形状の誘電体板から成り、上面にその1辺から対向する他辺にかけて形成された線路導体とその両側に形成された接地導体層とを有する平板部と、該平板部の上面に前記線路導体および前記接地導体層を間に挟んで接合された立壁部とから構成され、前記線路導体は、1組の入力線路および/または出力線路として2本が形成された差動線路とされているとともに、前記平板部の厚さをt、前記2本の差動線路の間隔をG、前記線路導体と前記接地導体層との間隔をWとした場合、 $0.05\text{ mm} \leq G \leq t$ かつ $t/2 \leq W \leq 3t$ であることを特徴とする半導体素子収納用パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信やマイクロ波通信、ミリ波通信等の高い周波数で作動する各種半導体素子を収容する半導体素子収納用パッケージに関するものである。

【0002】

【従来の技術】従来の光通信やマイクロ波通信またはミリ波通信等の高い周波数で作動する各種半導体素子を収容する半導体素子収納用パッケージ（以下、半導体パッケージという）のうち、光通信分野に用いられる光半導体パッケージを図3に示す。同図に示すように、光半導体パッケージは一般に、上面にLD（半導体レーザ）、PD（フォトダイオード）等の光半導体素子17が載置される載置部11aを有する鉄（Fe）-ニッケル（Ni）-コバルト（Co）合金や銅（Cu）-タンクステン（W）合金等の金属材料から成る基体11と、載置部11aを囲繞するようにして基体11の上面に銀ロウ等のロウ材を介して接合され、側部に入出力端子であるガラスピード端子13設置用の貫通孔12aおよび光透過用の貫通孔12bを有する鉄-ニッケル-コバルト合金や鉄-ニッケル合金等の金属材料から成る枠体12とを有する。

【0003】また、貫通孔12aに配置されるガラスピード端子13は、光半導体パッケージの交換のための外部ソケットの着脱が可能なレセプタクル構造を有しており、またFe-Ni-Co合金等の金属材料からなり、さらにAu-Sn合金半田等の低融点のろう材によりろう付けされるホルダー13aと、このホルダー13aの一端に形成された貫通孔に充填された低融点ガラス13bと、低融点ガラス13bの中心部分に装着され光半導

体パッケージの内外を導通させる1本の金属端子13cとから成る。この低融点ガラス13bは、電気的絶縁用、金属端子13cの接合用、および光半導体パッケージ内の気密保持用として機能する。また、金属端子13cはFe-Ni-Co合金等からなり、光半導体素子17と外部電気回路との接続を行うものである。

- 【0004】また、枠体12の他の側部には貫通孔12bまたは切り欠き部から成る取付部が形成され、この取付部に銀ろう等のろう材で接合され、Fe-Ni-Co合金、Fe-Ni合金等からなり内部に光信号を伝送させる空間を有し、集光レンズ、光ファイバ等を内部に設置固定するための筒状の固定部材14と、この固定部材14の内部に200~400°Cの融点を有するAu-Sn合金等の低融点のろう材により接合され、非晶質ガラス等からなり、集光レンズとして機能するとともに半導体パッケージの内部を塞ぐ透光性部材15と、また枠体12の上面にシーム溶接等によって接合され、光半導体素子17を気密に封止する蓋体16とから構成されている。なお、固定部材14の外側の端面には、光ファイバ20と戻り光防止用の光アイソレータ18とが樹脂接着剤で接着された金属ホルダ19が、YAGレーザ溶接等により接合される。

- 【0005】また、光半導体素子17の下面にはペルチエ素子等の電子冷却素子17aが配置されており、光半導体素子17の作動時にそれを冷却する。さらに、載置11a上には、光半導体素子17の駆動用または信号增幅用のLISI等の半導体素子17'が設けられ、この半導体素子17'の下面にも電子冷却素子17aまたはヒートシンクを配設し得る。そして、この光半導体素子17の各電極からボンディングワイヤを介して外部リード端子に接続し、また光半導体素子17と半導体素子17'をボンディングワイヤ、内部配線パターンを介して接続し、半導体素子17'はガラスピード端子13に接続される。

- 【0006】そして、基体11の載置部11aに光半導体素子17を樹脂接着剤、ろう材等の接着剤を介して接着固定するとともに、光半導体素子17の電極をボンディングワイヤを介してガラスピード端子13の金属端子13cに接続し、かかる後、枠体12の上面に蓋体16をシーム溶接等によって接合する。このようにして、基体11、枠体12、ガラスピード端子13、透光性部材15および蓋体16とから成る容器内部に光半導体素子17、半導体素子17'を気密に収容するとともに、固定部材14に光ファイバを例えばYAGレーザ溶接等により接合することによって、製品としての光半導体装置となる。

- 【0007】このような光半導体装置は、例えば外部電気回路から供給される駆動信号によって光半導体素子17を光励起させ、励起したレーザ光等の光を透光性部材15を通して光ファイバに授受させるとともに光ファイ

バ内を伝送させることにより、大容量の情報を高速に伝送できる光電変換装置として機能するとともに、光通信分野等に多く用いられる。

【0008】

【発明が解決しようとする課題】しかしながら、上記従来の半導体パッケージにおいて、ガラスピード端子13の高さは、ホルダー13aの高さと、枠体12と金属端子13cとの絶縁性が十分となるように十分な体積で厚く、即ち高くなるように設けられた低融点ガラス13bの高さとから成っているため、電気的な接続を行う金属端子13cの高さが非常に高くなる。そのため、ガラスピード端子13を接合する貫通孔12aが大きくなるとともに枠体12の高さも高くなり、その結果半導体パッケージの低背化、即ち小型化がきわめて困難であるという問題点があった。

【0009】そこで、このような問題点を解決する構成として、ガラスピード端子13に代えて、例えば図4に示すようなセラミックスから成る入出力端子23を用いるものが考えられる。この入出力端子23は、平板部23aと、平板部23a上面に形成され1つの高周波信号の伝送路（入力線路および／または出力線路）として設けられた1本の線路導体23bと、線路導体23bの両側に形成された接地導体層23cと、平板部23a上面に設置された立壁部23dとから成り、十分な絶縁性を有するため厚くする必要がなく小型化が可能なアルミナ（Al₂O₃）セラミックス等から成る。しかし、一般に線路導体23bと半導体素子17'、光半導体素子17との電気的接続は、A_u等から成るボンディングワイヤ、A_u等から成るリボンを介して行われるため、ボンディングワイヤ、リボンによるインダクタンス（L）成分が大きくなり、そのため半導体素子17'、光半導体素子17と外部電気回路との間で高周波信号の伝送損失が大きくなり、高周波信号の伝達が円滑になされないという問題点があった。

【0010】また、比誘電率が9以上のアルミナセラミックス等からなる入出力端子23は、その比誘電率が9～11（室温（20～30°C程度）、周波数1GHz～40GHz）と高いことから、線路導体23bを伝わる高周波信号の速度が遅い。そのため、数10GHz程度の高周波信号を扱う光通信分野では、正確な高周波信号の入出力が困難となり、光半導体素子17が誤動作するという問題点を有していた。

【0011】従って、本発明は上記問題点に鑑み完成されたもので、その目的は、小型化できるとともに半導体素子と外部電気回路との高周波信号の入出力を伝送損失を小さくして、高速、正確かつ円滑に行うことができるものとすることにある。

【0012】

【課題を解決するための手段】本発明の半導体パッケージは、上面に半導体素子が載置される載置部を有する基

体と、該基体上面に前記載置部を囲繞するように取着された枠体と、該枠体を貫通してまたは切り欠いて形成された入出力端子の取付部と、該取付部に嵌着された入出力端子とを具備する半導体素子収納用パッケージにおいて、前記入出力端子は、比誘電率が9未満の略長方形形状の誘電体板から成り、上面にその1辺から対向する他辺にかけて形成された線路導体とその両側に形成された接地導体層とを有する平板部と、該平板部の上面に前記線路導体および前記接地導体層を間に挟んで接合された立壁部とから構成され、前記線路導体は、1組の入力線路および／または出力線路として2本が形成された差動線路とされているとともに、前記平板部の厚さをt、前記2本の差動線路の間隔をG、前記線路導体と前記接地導体層との間隔をWとした場合、0.05mm≤G≤tかつt/2≤W≤3tであることを特徴とする。

【0013】本発明は、このような構成により、上記構成の入出力端子とすることで半導体パッケージを小型化でき、また半導体素子および光半導体素子と外部電気回路との高周波信号の入出力を伝送損失を小さくして、高速、正確かつ円滑に行うことができる。即ち、ボンディングワイヤ等によるインダクタンス（L）成分が発生しても、2本の差動線路としての線路導体で入出力される伝搬モードによりL成分の影響が緩和され、伝送特性を良好に保持することができる。

【0014】

【発明の実施の形態】本発明の半導体パッケージの1種である光半導体パッケージを以下に詳細に説明する。図1は本発明の光半導体パッケージの実施の形態の一例を示す断面図、図2はこの半導体パッケージに組み込まれる入出力端子の拡大斜視図である。これらの図において、1は基体、2は枠体、3は高周波信号の入出力用の入出力端子、4は光ファイバや透光性部材5を内部に設置固定する筒状の固定部材、5は球状レンズ等の透光性部材、6は蓋体、7はLD（半導体レーザ）、PD（フォトダイオード）等の光半導体素子である。これら基体1、枠体2、入出力端子3、透光性部材5および蓋体6とで、内部に光半導体素子7を収容するための容器が構成される。

【0015】また、固定部材4の外側の端面には、光ファイバ10と戻り光防止用の光アイソレータ8とが樹脂接着剤で接着された金属ホルダ9が、YAGレーザ溶接等により接合される。さらに、光半導体素子7の下面にはペルチェ素子等の電子冷却素子7aが配置されており、光半導体素子7の作動時にそれを冷却する。さらに、載置部1a上には、光半導体素子7の駆動用または信号增幅用のLSI等の半導体素子7'が設けられ、この半導体素子7'の下面にも電子冷却素子7aまたはCu-W合金等から成るヒートシンクを配設し得る。そして、この光半導体素子7の各電極からボンディングワイヤを介して外部リード端子に接続し、また光半導体素子

7と半導体素子7'をポンディングワイヤ、内部配線パターンを介して接続し、半導体素子7'は入出力端子3にポンディングワイヤで接続される。

【0016】基体1は、光半導体素子7を支持するための支持部材ならびに光半導体素子7から発せられる熱を放散するための放熱板として機能し、その上面の略中央部に光半導体素子7を載置するための載置部1aを有しており、この載置部1aに光半導体素子7が鉛(Pb)-錫(Sn)半田等の接着剤を介して接着固定されるとともにこの接着剤を介して光半導体素子7から発せられた熱が伝えられ、外部に効率良く放熱され、光半導体素子7の作動性を良好なものとする。

【0017】この基体1は、鉄ニッケルコバルト合金や銅タングステン合金等の金属材料や、アルミニナセラミックス、窒化アルミニウム(A1N)セラミックス等のセラミックスから成り、金属材料から成る場合には、そのインゴットに圧延加工や打ち抜き加工等の従来周知の金属加工法を施すことによって所定の形状に製作される。一方、セラミックスから成る場合には、その原料粉末に適当な有機バインダや溶剤等を添加混合しペースト状と成すとともに、このペーストをドクターブレード法やカレンダーロール法によってセラミックスグリーンシートと成し、しかる後セラミックスグリーンシートに適当な打ち抜き加工を施し、これを複数枚積層し約1600°Cの高温で焼成することによって作製される。

【0018】なお、基体1が金属材料から成る場合には、その表面に耐蝕性に優れかつロウ材との濡れ性に優れる金属、具体的には厚さ0.5~9μmのNi層と、厚さ0.5~5μmのAu層を順次メッキ法により被着させておくと、基体1が酸化腐蝕するのを有效地に防止することができるとともに、基体1上面に光半導体素子7を強固に接着固定させることができる。したがって、基体1が金属材料から成る場合には、その表面に0.5~9μmのNi層や0.5~5μmのAu層等の金属層をメッキ法により被着させておくことが好ましい。

【0019】一方、基体1がセラミックスから成る場合、光半導体素子7を載置する載置部1aに耐蝕性に優れかつロウ材との濡れ性に優れる金属、具体的には厚さ0.5~9μmのNi層と厚さ0.5~5μmのAu層とを順次メッキ法により被着させておくと、基体1上面に光半導体素子7を強固に接着固定させることができ。従って、基体1がセラミックスから成る場合には、その表面に0.5~9μmのNi層や0.5~5μmのAu層等の金属層をメッキ法により被着させておくと良い。

【0020】また、基体1は、その上面に半導体素子7が載置される載置部1aを囲繞するように、貫通孔2aが形成された枠体2が接合されており、この枠体2の内側に光半導体素子7を収容するための空所が形成される。

【0021】この枠体2は、基体1と同様に金属材料から成る場合やセラミックスから成る場合があり、基体1と同様の加工法で、側部に貫通孔2aを、他の側部に光透過用の貫通孔2bを有するような形状に加工作製される。

【0022】そして、枠体2が鉄ニッケルコバルト合金や鉄ニッケル合金等の金属材料から成る場合、例えば鉄ニッケル合金の場合はこの合金のインゴットに圧延加工やプレス加工等の金属加工を施すことによって所定の形状に製作される。また、枠体2の基体1への接合は、基体1の上面と枠体2の下面とを、基体1上面に敷設した適度なボリュームを有するブリフォームとされた銀ロウ等のロウ材を介してロウ接合される。さらに、基体1と同様にして、枠体2の表面に0.5~9μmのNi層や0.5~5μmのAu層等の金属層をメッキ法により被着させておくと良い。一方、枠体2がセラミックスから成る場合には、光半導体素子7と外部電気回路との電気的接続を行う手段として、枠体2の内周側面の一部および外周側面の一部に、ポンディングワイヤやリード端子等を接続するための0.5~9μmのNi層を0.5~5μmのAu層等の金属層をメッキ法により被着させておくと良い。

【0023】本発明において、枠体2の貫通孔2aまたは切欠部から成る取付部に嵌着される入出力端子3は、図2に示すような構成である。即ち、間隔Gでもって形成された2本の差動線路としての線路導体3bと、それらの両側に間隔Wを開けて形成された接地導体層3cとを、枠体2の内外を導通、導出するように形成した略長方形形状の誘電体板から成る厚さtの平板部3aと、この平板部3aの上面に線路導体3bおよび接地導体層3cを間に挟んで接合され、枠体2の内外を遮断するように形成された立壁部3dとから成っている。そして、 $0.05\text{ mm} \leq G \leq t$ かつ $t/2 \leq W \leq 3t$ とすることによって、光半導体素子7と入出力端子3とのインピーダンスの整合がとれ、その結果光半導体素子7と外部電気回路との高周波信号の入出力が円滑に行われ、光半導体素子7の作動性を良好なものとできる。

【0024】また、平板部3aおよび立壁部3dは、窒化アルミニウム(A1N)セラミックス等の比誘電率が9未満(室温、周波数1~40GHz)の誘電体材料から成っており、例えば窒化アルミニウムセラミックスの比誘電率は約8(室温、周波数1~40GHz)と小さいために、比誘電率が約9~11(室温、周波数1~40GHz)のアルミニナセラミックス等を用いるよりも、線路導体3bを伝搬する高周波信号の伝搬速度を非常に速くすることができ、その結果光半導体素子7と外部電気回路との高周波信号の入出力が高速かつ正確に行われ、光半導体素子7の作動性を良好なものとできる。

【0025】上記の入出力端子3の誘電体材料は、窒化アルミニウムセラミックス(室温、周波数1~40GHz

Z での比誘電率約8), ムライト($3Al_2O_3 \cdot 2SiO_2$)セラミックス(室温, 周波数1~40GHzでの比誘電率約6.5), ガラスセラミックス(室温, 周波数1~40GHzでの比誘電率約4~6), 低比誘電率のアルミナセラミックス(室温, 周波数1~40GHzでの比誘電率約8以上9未満)等のセラミックス材料、エポキシ樹脂(室温, 周波数1~40GHzでの比誘電率約3.8), ポリイミド(室温, 周波数1~40GHzでの比誘電率約3.5), シアノエスチル樹脂(室温, 周波数1~40GHzでの比誘電率約3.1)等の樹脂材料、ガラスエポキシ樹脂(室温, 周波数1~40GHzでの比誘電率約5), ガラスピリミド(室温, 周波数1~40GHzでの比誘電率約4.5), ガラスシアノエスチル樹脂(室温, 周波数1~40GHzでの比誘電率約3.5)等のガラスと樹脂材料との複合材料等が好ましく使用できる。その他、セラミック粉末等のフィラーをエポキシ樹脂等の熱硬化性樹脂に混入させた複合材料等も使用できる。

【0026】また、線路導体3bは、タングステン(W)やモリブデン(Mo)、マンガン(Mn)等で形成されており、例えば、タングステン等の粉末に有機溶剤、溶媒を添加混合して得た金属ペーストを、平板部3aおよび立壁部3d用のセラミックグリーンシートに、予め從来周知のスクリーン印刷法により所定パターンに印刷塗布しておくことによって平板部3aおよび立壁部3dに形成される。

【0027】上記間隔Gが0.05mm未満の場合、線路導体3b形成用の金属ペーストを印刷塗布した際に2本の金属ペーストが接触する傾向があり、2本の線路導体3bの絶縁性がとれなくなるおそれがある。また、間隔Gがtを超える場合には、2本の線路導体3bに1つの高周波信号の同相モードと逆相モードをそれぞれ入力することで行われるインピーダンス制御が困難になる。

【0028】このような2本の線路導体3b、所謂差動線路(Differential Pair Line, Coupled Line)は、上記の如く1つの高周波信号の同相モードと逆相モードをそれぞれ入力することにより、インピーダンス制御を精密に行うことができる。例えば、2本の線路導体3bからの高周波信号の反射成分のレベルは、同相モードと逆相モードをそれぞれ入力することで殆ど0、または両モードの位相をずらすことにより最大で高周波信号のレベルのほぼ2倍になる。従って、両モードの位相を微妙にずらすことで、2本の線路導体3bの特性インピーダンスを制御することが可能になる。

【0029】なお、本発明における高周波信号の周波数は、LSI, LD等用の1MHz~数100GHz程度の高周波帯域、超高周波帯域であり、特に光半導体素子駆動用の1GHz~100GHz程度、好ましくは1GHz~40GHz程度の帯域である。

【0030】また、平板部3aの厚さtは0.127mm

m程度以上であり、0.127mm程度未満では、平板部3aの反りや捩じれが生じ易くなり枠体2への接合が困難となり、また接合できたとしてもその信頼性がきわめて低いものとなる。また、平板部3aの厚さtは3mm以下がよく、3mmを超えると半導体パッケージの高さが高くなり、即ち小型化にきわめて不利なものとなるため実用性が失われる。

【0031】また、2本の線路導体3bに1つの高周波信号の同相モードと逆相モードをそれぞれ入力することで、高周波信号のノイズを小さくすることもできる。

【0032】また、間隔Wがt/2未満の場合、線路導体3bと接地導体層3cとの電磁的な結合が強くなり、2本の線路導体3bのそれぞれで行われるインピーダンス整合が困難になる傾向がある。また、間隔Wが3tを超える場合、外部との電磁的なシールド性(電磁遮蔽性)が損なわれ易くなり、そのため2本の線路導体3bのそれぞれで行われるインピーダンス整合が困難になる。

【0033】このような線路導体3bの表面には、基体1や枠体2と同様に、ボンディングワイヤやリード端子等を接続するための0.5~9μmのNi層や0.5~5μmのAu層等の金属層をメッキ法により被着させておくとよい。

【0034】また、枠体2の側部に内外を貫通するようになされた光透過用の貫通孔2b周囲の枠体2の外側側部に、内部で光信号が伝送されるように筒状に形成され、Fe-Ni-Co合金やFe-Ni合金等の金属材料から成る固定部材4が、銀ろう等のろう材を介して接合される。

【0035】この固定部材4は、基体1や枠体2と同様の加工法で所望の形状に加工作製されるとともに、その表面に0.5~9μmのNi層や0.5~5μmのAu層等の金属層をメッキ法により被着させておくとよい。

【0036】また、固定部材4の内周面には、集光レンズとして機能するとともに半導体パッケージの内部を塞ぐ非晶質ガラス等から成る透光性部材5が、その接合部の表面に形成されたメタライズ層を介して、200~400°Cの融点を有するAu-Sn合金等の低融点のろう材で接合される。

【0037】この透光性部材5は、熱膨張係数が4~12ppm/°C(室温~400°C)のサファイア(単結晶アルミナ)や非晶質ガラス等から成り、球状、半球状、凸レンズ状、ロッドレンズ状等とされ、外部のレーザ光等の光を光ファイバを伝わって光半導体素子7に入力させる、または光半導体素子7で出力したレーザ光等の光を光ファイバに入力させるための集光用部材として用いられる。透光性部材5が、例えば結晶軸の存在しない非晶質ガラスの場合、酸化珪素(SiO₂)、酸化鉛(PbO)を主成分とする鉛系、またはホウ酸やケイ砂を主成分とするホウケイ酸系のものを用いる。

【0038】また、この透光性部材5は、その熱膨張係数が枠体2のそれと異なっていても固定部材4が熱膨張差による応力を吸収し緩和するので、結晶軸が応力のためにある方向に揺うことによって光の屈折率の変化を起こすようなことは発生しにくい。従って、このような透光性部材5を用いることによって、光半導体素子7と光ファイバとの間の光の結合効率を高くできる。

【0039】また、蓋体6は、貫通孔2aや光透過用の貫通孔2bが形成されている枠体2の上面にシーム溶接等によって接合され、光半導体素子7を光半導体パッケージ内に封止する。

【0040】このように、本発明の半導体パッケージとしての光半導体パッケージは、金属材料またはセラミックスから成る基体1と、その上面に光半導体素子7の載置部1aを囲繞するように接合され、貫通孔2aを有し金属材料またはセラミックスから成る枠体2と、精密なインピーダンス制御が可能な入出力端子3とを具備する。また、この入出力端子3は、上面に間隔Gを開けて形成された2本の線路導体3b、およびその両側に間隔Wを設けて形成された接地導体層3cとから成る平板部3aと、枠体2の内外を遮断する立壁部3dとから成り、これら平板部3aと立壁部3dとが比誘電率が9未満の誘電体材料からなり、そして入出力端子3は貫通孔2aに接合される。

【0041】本発明の光半導体パッケージは、LD、PD等の光半導体素子を収納した光通信用のものの場合、枠体2の側部に内外を貫通する貫通孔2bを形成し、貫通孔2bの周辺部で枠体2の外側側壁に金属材料から成る筒状の固定部材4を接合し、この固定部材4の内部に、光半導体素子7と光ファイバとの間で光を集光させ結合させる透光性部材5が接合される。そして、光半導体素子7および半導体素子7'を入出力端子3の線路導体3bの一端とをボンディングワイヤによって接続した後、枠体2の上面に光半導体素子7を封止するための蓋体6をシーム溶接等によって接合する。しかる後、光ファイバ10を固定部材4にYAGレーザ溶接等によって接合し、固定部材4の外側の端面に、光ファイバ10と戻り光防止用の光アイソレータ8とが樹脂接着剤で接着された金属ホルダ9を、YAGレーザ溶接等により接合することによって、製品としての光半導体装置となる。

【0042】かくして、本発明は、入出力端子が精密なインピーダンス制御が可能な構造であるとともに、比誘電率の低い窒化アルミニウムセラミックス等から成るため、半導体素子と外部電気回路との高周波信号の入出力を、高速、正確かつ円滑（低損失）に行うことができる。

【0043】なお、本発明は、上記実施の形態に限定されず、本発明の要旨を逸脱しない範囲内において種々の

変更を行なうことは何等支障ない。

【0044】例えば、線路導体3bは、1つの高周波信号の入力線路および/または出力線路として2本の線路導体3bを用いるものであり、複数の高周波信号の入力線路および/または出力線路を入出力端子3に設ける場合は、線路導体3bを4本、6本、…等の偶数本設けることもできる。さらに、上記実施形態では、光半導体素子7としてLD、PD等の光半導体素子を用いる場合について説明したが、半導体素子7'をしてIC、LSI等のみを用いてもよいことはいうまでもない。

【0045】

【発明の効果】本発明は、入出力端子は、比誘電率が9未満の略長方形状の誘電体板から成り、上面にその1辺から対向する他辺にかけて形成された線路導体とその両側に形成された接地導体層とを有する平板部と、該平板部の上面に前記線路導体および前記接地導体層を間に挟んで接合された立壁部とから構成され、前記線路導体は、1組の入力線路および/または出力線路として2本が形成された差動線路とされているとともに、前記平板部の厚さをt、前記2本の差動線路の間隔をG、前記線路導体と前記接地導体層との間隔をWとした場合、 $0.05\text{ mm} \leq G \leq t/2$ かつ $t/2 \leq W \leq 3t$ であることにより、半導体パッケージを小型化でき、また半導体素子と外部電気回路との高周波信号の入出力を伝送損失を小さくして、高速、正確かつ円滑に行うことができる。

【図面の簡単な説明】

【図1】本発明の半導体パッケージの実施形態の一例を示す断面図である。

【図2】図1の半導体パッケージ用の入出力端子の拡大斜視図である。

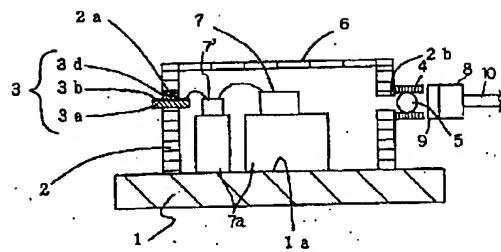
【図3】従来の半導体パッケージの断面図である。

【図4】図3の半導体パッケージ用の入出力端子の拡大斜視図である。

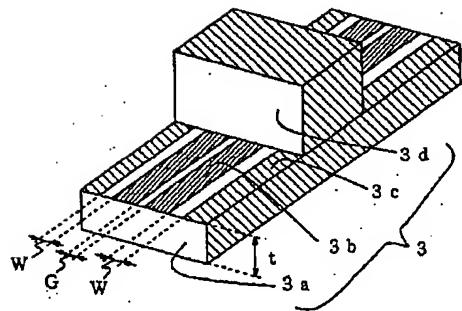
【符号の説明】

- 1：基体
- 1a：載置部
- 2：枠体
- 2a：貫通孔
- 2b：貫通孔
- 3：入出力端子
- 3a：平板部
- 3b：線路導体
- 3c：接地導体層
- 3d：立壁部
- 4：固定部材
- 5：透光性部材
- 7：光半導体素子

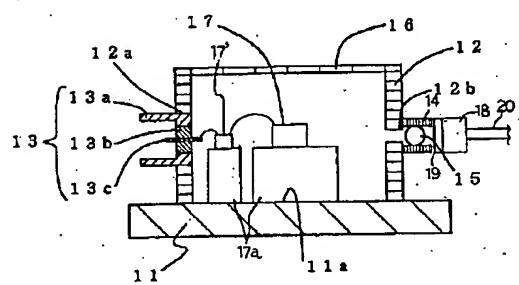
【図1】



【図2】



【図3】



【図4】

